

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 62-214366

(43)Date of publication of application : 21.09.1987

(51)Int.Cl. G01R 23/10
H03K 5/00

(21)Application number : 61-059977

(71)Applicant : NEC CORP

(22)Date of filing : 17.03.1986

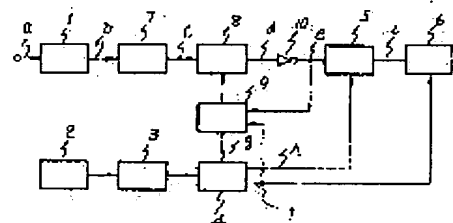
(72)Inventor : YOSHIDA SEIICHIRO

(54) FREQUENCY MEASURING CIRCUIT

(57)Abstract:

PURPOSE: To measure automatically the fundamental frequency of a signal to be measured which contains higher harmonics by providing a pulse converting circuit for the signal to be measured which consists of a differentiating circuit, an output pulse width control circuit for a one-shot multivibrator, etc.

CONSTITUTION: The differentiating circuit 7 outputs a positive pulse when a binary-coded signal (b) outputted by a binary coding circuit 1 rises and the one-shot multivibrator 8 outputs a positive pulse (d) with depth determined by a control circuit 9 every time a pulse is inputted to its input (c). A reference frequency oscillation circuit 2 generates a reference frequency. A gate control circuit 4 holds the opening time of a gate circuit 5 constant with a reference clock which is frequency-divided by a frequency dividing circuit 3. When a reset signal (f) is inputted, the control circuit 9 begins to narrow down the output pulse width of the multivibrator 8 continuously from its maximum value and when the negative pulse is outputted, the current pulse is held to output a gate opening permission signal (g). The circuit 4 opens the gate 5 for a time determined by the reference frequency after the signal (g) is inputted, and pulses which are inputted within the time are counted 6.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭62-214366

⑬ Int. Cl.

G 01 R 23/10
H 03 K 5/00

識別記号

庁内整理番号

7359-2G
7259-5J

⑭ 公開 昭和62年(1987)9月21日

審査請求 未請求 発明の数 1 (全4頁)

⑮ 発明の名称 周波数測定回路

⑯ 特 願 昭61-59977

⑰ 出 願 昭61(1986)3月17日

⑱ 発 明 者 吉 田 誠 一 郎 東京都港区芝5丁目33番1号 日本電気株式会社内

⑲ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号

⑳ 代 理 人 弁理士 内 原 晋

明 細 書

1. 発明の名称

周波数測定回路

2. 特許請求の範囲

一定周期で繰返される被測定電気信号を2値化する2値化回路と、2値出力パルスを微分する微分回路と、前記微分回路の出力パルス幅を所定量延ばすワンショットマルチバイブレータと、前記ワンショットマルチバイブレータのパルス幅を連続可変制御する制御回路と、前記マルチバイブレータから前記被測定信号の周期のパルス信号が発生するとき、そのパルス数を計数する手段とを含む周波数測定回路。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は電気信号の周波数測定に関する。

〔従来の技術〕

従来、計数形の周波数測定は、被測定信号を2値化しパルス整形し、一定時間内にそのパルス数を計数することにより周波数を測定する。第4図にその構成を示す。被測定信号aは二値化回路1によりパルスに整形される基準周波数発振回路2で発生する基準周波数の信号は分周回路3によって分周されゲート5を開く計測時間を作成する。ゲート制御回路4はゲート5を制御し一定時間ゲートを通過したパルス数が計数回路6で計数される。

〔発明が解決しようとする問題点〕

従来の計数形の周波数測定方式では、被測定信号が第2図の信号aに示すような高調波を含む波形の信号の場合、その基本周波数を測定するには、信号を2値化する際にその閾値を調整しなければならないという欠点がある。

〔問題点を解決するための手段〕

本発明の周波数測定回路は、微分回路と、ワンショットマルチバイブレータと、ワンショットマルチバイブレータの出力パルス幅を制御する制御

回路とにより構成されるパルス変換回路を有している。

〔実施例〕

次に、本発明の実施例について図面を参照して説明する。

第1図は本発明の一実施例のブロック図、第2図、第3図は第1図の各部の動作を示すタイミングチャートである。図において、2値化回路1は入力信号aの直流成分を閾値に持つ2値化回路であり、2値化出力bを出力する。微分回路7は2値化信号bの立上りに正のパルスを出力する。cがその出力であり、ワンショットマルチバイブレータ8の入力信号になる。このワンショットマルチバイブレータは、入力cのパルス入力毎に制御回路9によって定められる幅の正のパルスを出力する。また、パルス出力中に再度入力があると、その時点から制御回路9の定める幅だけ出力パルスが延長される。基準周波数発振回路2は周波数測定のための基準周波数を発生する。分周回路3により分周された基準クロックによりゲート制御

回路4は、ゲート回路5の開放時間を一定に保つ。hはゲート制御信号である。計数回路6はゲート回路の出力iのパルス数を計数する回路で、計数された値はゲート制御回路4の出力のリセット信号fによりリセットされる。ワンショットマルチバイブレータ制御回路9は、リセット信号fが入力されると、ワンショットマルチバイブレータ8の出力パルス幅を最大値から連続的に狭めて行き、ワンショットマルチバイブレータ8の出力に負のパルスが出力されると、その時点のパルス幅を保持し、ゲート制御回路にゲート開放許可信号gを出力する。ゲート制御回路はgが入力後ゲート5を基準周波数より定められる時間開放し、開放されている時間内に入力されるパルス数が計数回路6により計数される。

第2図では、ワンショットマルチバイブレータ8の出力パルス幅が時間 t_1 より大きい時のワンショットマルチバイブレータの出力 d_1 であり、パルス幅が時間 t_1 より少し小さくなると出力 d_2 になる。eは第1図のNOTゲート10の出力で

あり、 d_1 が入力された時の出力波形を示している。Tは信号aにおける一周期であり、ワンショットマルチバイブレータのパルス幅が t_1 よりわずかに小さい時に、eのパルスの周期と一致する。よってこの状態で一定時間内のeのパルス数を計数することで被測定信号aの基本周波数が測定される。

第3図において、リセット信号fがLレベルになった後、ワンショットマルチバイブレータ8の出力パルス幅を最大幅から連続的にeにパルスが現われるまで狭めめる。ワンショットマルチバイブレータ8の出力パルス幅を第5図のwに示す。 t_2 は、パルス幅を狭めめる制御が行なわれている時間を示す。

〔発明の効果〕

以上説明したように本発明は、被測定信号を2値化した信号の微分回路と、ワンショットマルチバイブレータと、ワンショットマルチバイブレータの出力パルス幅制御回路とにより構成される被計測信号のパルス変換回路を有することにより、

高調波を含む被測定信号の基本周波数を自動的に測定できる効果がある。

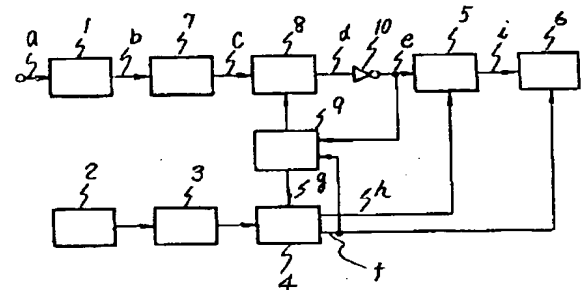
4. 図面の簡単な説明

第1図は本発明の実施例のブロック図、第2図は第1図の各部の信号波形図、第4図は従来の周波数測定回路のブロック図、第5図は第1図の一部動作を示す線図である。

1……2値化回路、2……基準周波数発振回路、3……分周回路、4……ゲート制御回路、5……ゲート回路、6……計数回路、7……微分回路、8……ワンショットマルチバイブレータ、9……ワンショットマルチバイブレータ制御回路、10……NOTゲート、a……被測定信号、b……2値化信号、c……微分回路出力信号、d……ワンショットマルチバイブレータ出力信号、 d_1 ……ワンショットマルチバイブレータの出力パルス幅が t_1 より大きいときの出力、 d_2 ……ワンショットマルチバイブレータの出力パルス幅が t_1 より小さいときの出力、e……NOTゲート出力信

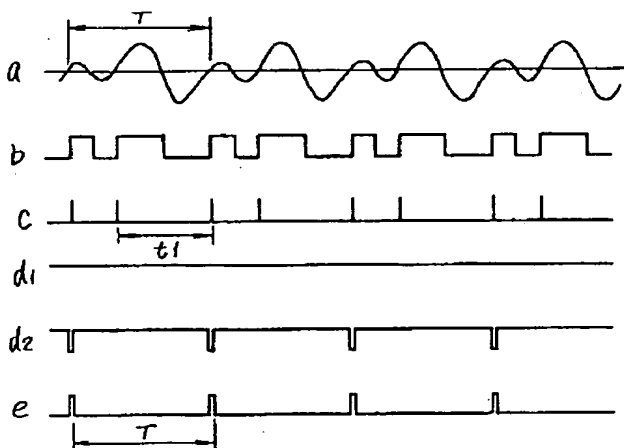
号、 f ……リセット信号、 g ……ゲート開放許可信号、 h ……ゲート制御信号、 i ……ゲート回路出力信号、 w ……ワンショットマルチバイブレータの出力パルス幅、 T ……被測定信号の一周期、 t_1 ……微分回路出力信号のパルス間隔の最大値、 t_2 ……ワンショットマルチバイブレータの出力パルス幅が t_1 より小さくなるまでの時間。

代理人 井理士 内 原 晋

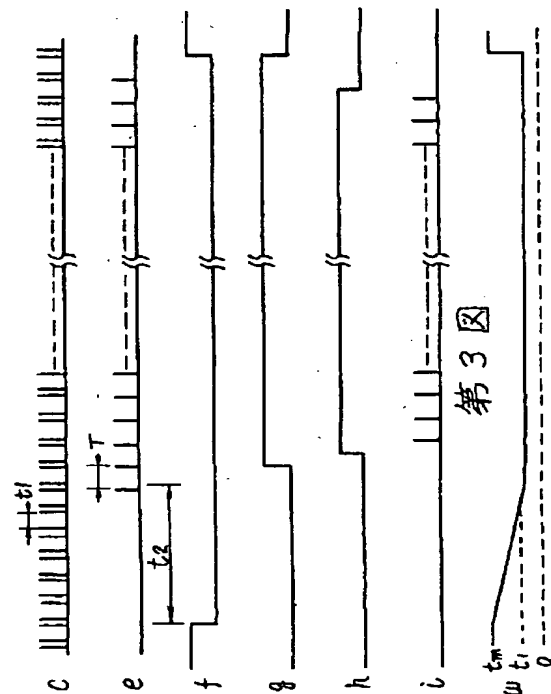


- | | |
|-------------|-----------------------|
| 1 2値化回路 | 6 計数回路 |
| 2 基準周波数分周回路 | 7 微分回路 |
| 3 分周回路 | 8 ワンショットマルチバイブレータ |
| 4 ゲートリセット回路 | 9 ワンショットマルチバイブレータ制御回路 |
| 5 ゲート回路 | 10 NOTゲート |

第 1 図

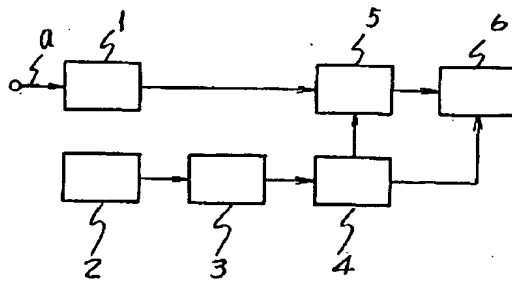


第 2 図



第 3 図

第 5 図



- 1 2値化回路
- 2 基準周波数発振回路
- 3 分周回路
- 4 ゲート制御回路
- 5 ゲート回路
- 6 計数回路

第 4 図